

## [JK-FF によるリングカウンタ] 励起表による設計

特性表 現在の状態  $Q_n$ 、つぎの状態  $Q_{n+1}$

[illegible]

[J3]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

[K3]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

[J2]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

[K2]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

[J1]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

[K1]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

[J0]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

[K0]		Q <sub>1</sub> Q <sub>0</sub>			
		00	01	11	10
Q <sub>3</sub> Q <sub>2</sub>	00				
	01				
	11				
	10				

(4)動作確認 異常シーケンスが発生しないことを確認

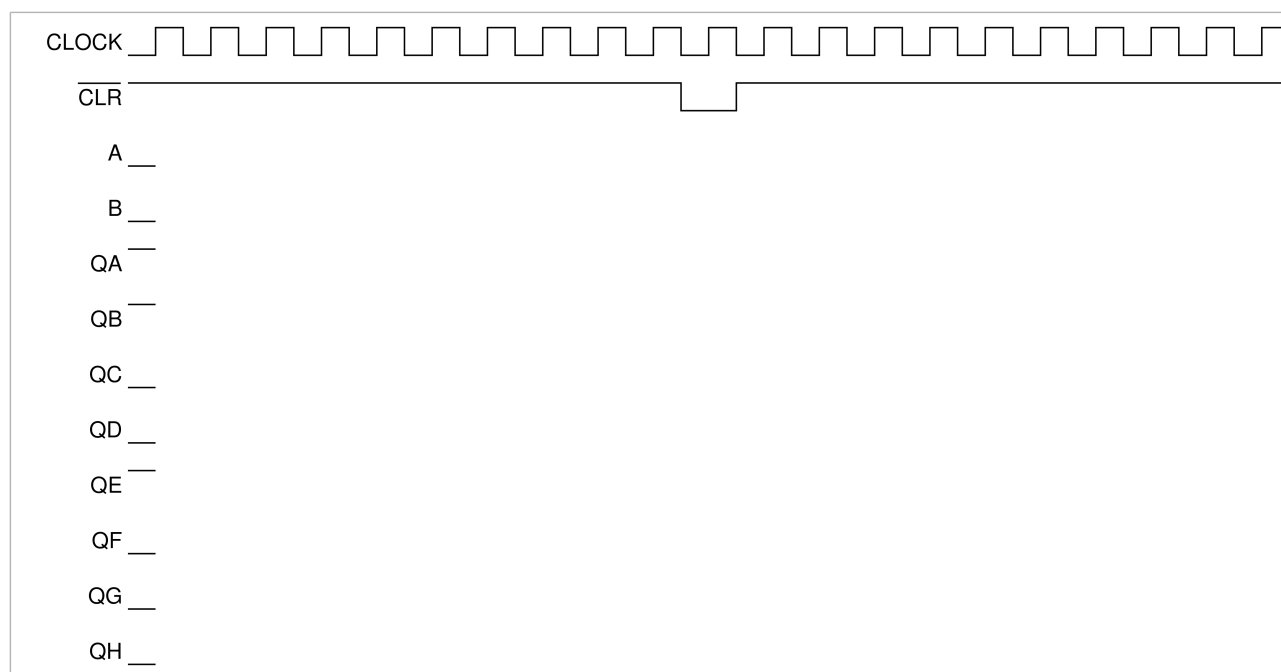
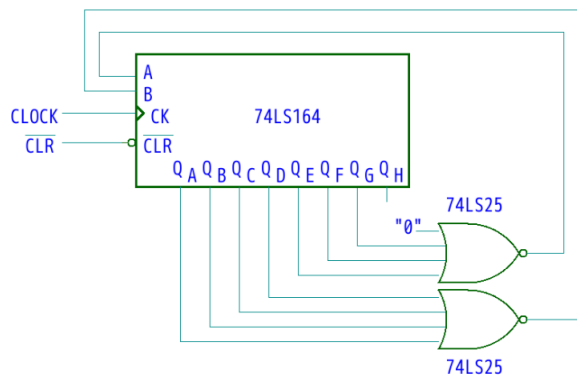
$\overline{\text{CLR}}$ は $\overline{\text{CK}}$ , $\text{J}$ , $\text{K}$ より優先的に動作するので動作確認では省略する。

[illegible]

全ての状態を含む状態遷移図

論理回路[3SJ] 26 順序回路[6]

[演習 1] タイミングチャートを完成させなさい。初期状態は  $Q_A=Q_B=Q_E=1, Q_C=Q_D=Q_F=Q_G=Q_H=0$  とする。



論理回路[3SJ] 26 順序回路[6]

[演習 2]仕様に基づき、カウンタを設計しなさい。設計に基づき、タイミングチャートを完成させなさい。

[仕様]

使用する素子 74LS74(D-FF)

最初にカウンタをクリアし S0 とする

任意の状態からカウンタをクリアし S0 にできる

任意の状態からカウンタをプリセットして S15 にできる

クロックが入るたびに S1 → S2 → S4 → S8 → S1 → ... と状態が変化する

異常シーケンスは発生してはいけない

