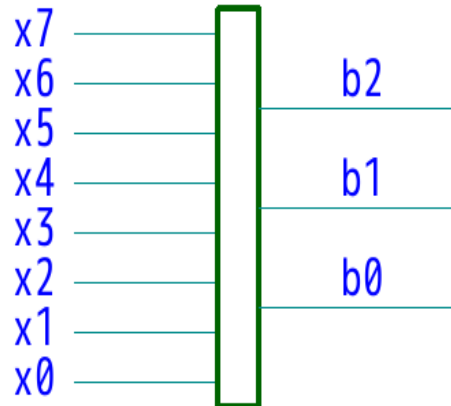


[3ビットプライオリティエンコーダ] 真理値表

入力								出力		
x7	x6	x5	x4	x3	x2	x1	x0	b2	b1	b0
								0	0	0
								0	0	1
								0	1	0
								0	1	1
								1	0	0
								1	0	1
								1	1	0
								1	1	1



b2=

b1=

b0=

回路記述	テストベンチ
<pre> module priorityEncoder8to3(input output assign assign assign endmodule </pre>	<pre> `timescale 100ms/100ms module testbench; reg x7,x6,x5,x4,x3,x2,x1,x0; wire b2,b1,b0; priorityEncoder8to3 pe(x7,x6,x5,x4,x3,x2,x1,x0, y2,y1,y0); initial begin \$dumpfile("tmp.vcd"); \$dumpvars(); \$monitor("%t %b %b %b %b %b %b %b %b %b %b %b ", time,x7,x6,x5,x4,x3,x2,x1,x0, b2,b1,b0); end initial begin x7=1'b0;x6=1'b0;x5=1'b0;x4=1'b0; x3=1'b0;x2=1'b0;x1=1'b0;x0=1'b0; end #100 #100 x0=1'b0; #100 \$finish; end endmodule </pre>

